

序号	题目								
1	设总线的时钟频率为 200MHZ，总线的传输周期为 5 个时钟周期，总线的宽度为 32 位，试求： (1) 总线的时钟周期是多少 μs ? (2) 总线的传输周期是多少 μs ? (3) 总线的宽度是多少个字节? (4) 总线的数据传输率是多少字节/秒?								
2	假设主存容量为 $512\text{K} \times 16$ 位，Cache 容量为 $2\text{K} \times 16$ 位，均按字编址，块长为 8 个 16 位的字。求以下三种地址映射方式下各字段的位数。 <div style="text-align: center;"> <table border="1" style="margin: 0 auto;"> <tr> <td style="width: 33%;">主存字块标记</td> <td style="width: 33%;">Cache字块地址</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p>(a) 直接映射方式主存地址格式</p> <table border="1" style="margin: 0 auto;"> <tr> <td style="width: 66%;">主存字块标记</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p>(b) 全相联映射方式主存地址格式</p> <table border="1" style="margin: 0 auto;"> <tr> <td style="width: 33%;">主存字块标记</td> <td style="width: 33%;">组地址</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p>(c) 二路组相联映射方式主存地址格式</p> </div>	主存字块标记	Cache字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
3	设机器数字长为 8 位（含 1 位符号位），若 $A=+78$ ， $B=+55$ ，用补码运算规则计算 $[A-B]$ 补，并还原成真值。								
4	写出十进制数 $+25.625$ 在 IEEE754 短实数（符号 1 位、阶码 8 位、尾数 23 位）标准下的机器数。								
5	假设总线的时钟频率为 100MHZ，总线的传输周期为 6 个时钟周期，总线的宽度为 16 位，试求： (1) 总线的时钟周期是多少 μs ? (2) 总线的传输周期是多少 μs ? (3) 总线的宽度是多少个字节? (4) 总线的数据传输率是多少字节/秒?								
6	假设主存容量为 $256\text{K} \times 32$ 位，Cache 容量为 $4\text{K} \times 32$ 位，均按字编址，块长为 4 个 32 位的字。求以下三种地址映射方式下各字段的位数。 <div style="text-align: center;"> <table border="1" style="margin: 0 auto;"> <tr> <td style="width: 33%;">主存字块标记</td> <td style="width: 33%;">Cache字块地址</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p>(a) 直接映射方式主存地址格式</p> <table border="1" style="margin: 0 auto;"> <tr> <td style="width: 66%;">主存字块标记</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p>(b) 全相联映射方式主存地址格式</p> <table border="1" style="margin: 0 auto;"> <tr> <td style="width: 33%;">主存字块标记</td> <td style="width: 33%;">组地址</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p>(c) 二路组相联映射方式主存地址格式</p> </div>	主存字块标记	Cache字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
7	假设机器数字长为 8 位（含 1 位符号位），若 $A=+72$ ， $B=-86$ ，用补码运算规则计算 $[A+B]$ 补，并还原成真值。								
8	写出十进制数 -17.125 在 IEEE754 短实数（符号 1 位、阶码 8 位、尾数 23 位）标准下的								

	机器数。								
9	<p>设总线的时钟频率为 100MHZ，总线的传输周期为 4 个时钟周期，总线的宽度为 32 位，试求：</p> <p>(1) 试求总线的数据传输率？</p> <p>(2) 若想提高一倍数据传输率，可采取什么措施？</p>								
10	<p>假设主存容量为 512KB，Cache 容量为 4KB，每个字块为 16 个字，每个字 32 位。求以下三种地址映射方式下各字段的位数。</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <td style="width: 33%;">主存字块标记</td> <td style="width: 33%;">Cache 字块地址</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p style="text-align: center;">(a) 直接映射方式主存地址格式</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <td style="width: 66%;">主存字块标记</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p style="text-align: center;">(b) 全相联映射方式主存地址格式</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <td style="width: 33%;">主存字块标记</td> <td style="width: 33%;">组地址</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p style="text-align: center;">(c) 二路组相联映射方式主存地址格式</p>	主存字块标记	Cache 字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache 字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
11	<p>设机器数字长为 8 位（含 1 位符号位），若 $A=-35$，$B=+25$，用补码运算规则计算 $[A-B]$ 补，并还原成真值。</p>								
12	<p>写出十进制数 $+37.625$ 在 IEEE754 短实数（符号 1 位、阶码 8 位、尾数 23 位）标准下的机器数。</p>								
13	<p>设总线的时钟频率为 200MHZ，总线的传输周期为 8 个时钟周期，总线的宽度为 16 位，试求：</p> <p>(1) 试求总线的数据传输率？</p> <p>(2) 若想提高一倍数据传输率，可采取什么措施？</p>								
14	<p>假设主存容量为 256KB，Cache 容量为 8KB，每个字块为 8 个字，每个字 16 位。求以下三种地址映射方式下各字段的位数。</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <td style="width: 33%;">主存字块标记</td> <td style="width: 33%;">Cache 字块地址</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p style="text-align: center;">(a) 直接映射方式主存地址格式</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <td style="width: 66%;">主存字块标记</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p style="text-align: center;">(b) 全相联映射方式主存地址格式</p> <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <td style="width: 33%;">主存字块标记</td> <td style="width: 33%;">组地址</td> <td style="width: 33%;">字块内地址</td> </tr> </table> <p style="text-align: center;">(c) 二路组相联映射方式主存地址格式</p>	主存字块标记	Cache 字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache 字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
15	<p>设机器数字长为 8 位（含 1 位符号位），若 $A=-18$，$B=-33$，用补码运算规则计算 $[A-B]$ 补，并还原成真值。</p>								
16	<p>写出十进制数 -49.125 在 IEEE754 短实数（符号 1 位、阶码 8 位、尾数 23 位）标准下的机器数。</p>								

17	<p>假设主存容量为 1MB, Cache 容量为 16KB, 每个字块为 32 个字, 每个字 4B。求以下三种地址映射方式下各字段的位数。</p> <table border="1" data-bbox="367 264 1045 297"> <tr> <td>主存字块标记</td> <td>Cache字块地址</td> <td>字块内地址</td> </tr> </table> <p>(a) 直接映射方式主存地址格式</p> <table border="1" data-bbox="367 383 1045 416"> <tr> <td>主存字块标记</td> <td>字块内地址</td> </tr> </table> <p>(b) 全相联映射方式主存地址格式</p> <table border="1" data-bbox="367 501 1045 535"> <tr> <td>主存字块标记</td> <td>组地址</td> <td>字块内地址</td> </tr> </table> <p>(c) 二路组相联映射方式主存地址格式</p>	主存字块标记	Cache字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
18	<p>设某计算机的 CPU 主频为 16MHZ, 每个机器周期平均含 4 个时钟周期, 每条指令的指令周期平均含 5 个机器周期, 求该机的时钟周期、机器周期、平均指令周期 (单位: μs)。</p>								
19	<p>一个 DMA 接口采用周期窃取方式把字符无间隙地传送到存储器, 每批的传送量为 300B, 每个存取周期传送 1B。若一个存取周期为 200ns, 每处理一次中断需 $5\mu s$, 现有字符设备的传输率为 7200bps。若忽略预处理所需的时间, 试问采用 DMA 方式每秒因数据传输需占用处理器多少时间? 如果完全采用中断方式, 又需占用处理器多少时间?</p>								
20	<p>设机器数字长为 8 位 (含 1 位符号位)。若 $A = -118$, $B = +67$, A、B 均为十进制数, 用补码运算规则计算 $[A + B]$ 补, 并将结果还原成十进制真值进行验证。</p>								
21	<p>假设主存容量为 2MB, Cache 容量为 32KB, 每个字块为 64 个字, 每个字 4B。求以下三种地址映射方式下各字段的位数</p> <table border="1" data-bbox="367 1061 1045 1095"> <tr> <td>主存字块标记</td> <td>Cache字块地址</td> <td>字块内地址</td> </tr> </table> <p>(a) 直接映射方式主存地址格式</p> <table border="1" data-bbox="367 1180 1045 1214"> <tr> <td>主存字块标记</td> <td>字块内地址</td> </tr> </table> <p>(b) 全相联映射方式主存地址格式</p> <table border="1" data-bbox="367 1299 1045 1332"> <tr> <td>主存字块标记</td> <td>组地址</td> <td>字块内地址</td> </tr> </table> <p>(c) 二路组相联映射方式主存地址格式</p>	主存字块标记	Cache字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
22	<p>设某计算机的 CPU 主频为 4MHZ, 每个机器周期平均含 2 个时钟周期, 每条指令的指令周期平均含 2.5 个机器周期, 求该机的时钟周期、机器周期、平均指令周期 (单位: μs)。</p>								
23	<p>一个 DMA 接口采用周期窃取方式把字符无间隙地传送到存储器, 每批的传送量为 100B, 每个存取周期传送 1B。若一个存取周期为 150ns, 每处理一次中断需 $2\mu s$。现有的字符设备的传输率为 6400bps。若忽略预处理所需的时间, 试问采用 DMA 方式每秒因数据传输需占用处理器多少时间? 如果完全采用中断方式, 又需占用处理器多少时间?</p>								
24	<p>设机器数字长为 8 位 (含 1 位符号位)。若 $A = +35$, $B = +59$, A、B 均为十进制数, 用补码运算规则计算 $[A - B]$ 补, 并将结果还原成十进制真值进行验证。</p>								
25	<p>假设主存容量为 1MB, Cache 容量为 16KB, 每个字块为 32 个字, 每个字 4B。</p> <p>(1) Cache 地址有多少位? 可容纳多少块?</p> <p>(2) 主存地址有多少位? 可容纳多少块?</p> <p>(3) 在直接映射方式下, 主存的第几块映射到 Cache 中的第二块 (设起始字块为第 0 块)?</p> <p>(4) 画出直接映射方式下主存地址字段中各段的位数。</p>								

26	一个 DMA 接口采用周期窃取方式把字符传送到存储器，它支持的最大批量为 400 字节。若存取周期为 100ns，每处理一次中断需要 5 μ S，现有字符设备的传输率为 9600bps。假设字符之间的传输是无间隙的，若忽略预处理所需时间，试问采用 DMA 方式每秒因数据传输需占用处理器多少时间？如果完全采用中断方式，又需占用处理器多少时间？
27	在异步串行传输系统中，假设每秒传输 120 个数据帧，其字符格式规定包含 1 个起始位、7 个数据位、1 个校验位和 1 个停止位，试计算波特率和比特率。
28	设机器数字长为 8 位（含 1 位符号位）。若 A=-101，B= + 69，A、B 均为十进制数，用补码运算规则计算[A + B]补，并将结果还原成十进制真值进行验证。
29	假设 CPU 执行某程序时，共访问 Cache 命中 4000 次，访问主存 50 次。已知 Cache 的存储周期为 50ns，主存的存储周期为 200ns。求 Cache-主存系统的命中率，效率和平均访问时间。
30	设浮点数格式为：阶码 5 位（含 1 位阶符），尾数 11 位（含 1 位数符）。写出-86.5 所对应的机器数。要求如下： （1）阶码、尾数均为补码。 （2）阶码为移码、尾数为补码。
31	设相对寻址的转移指令占 2 个字节，第一个字节是操作码，第二个字节是相对位移量，用补码表示，CPU 每取出一个字节便自动完成 (PC) +1 的操作。若该转移指令所在单元为 2000H，试回答： （1）要转移到 200AH 单元取指令，该转移指令第二个字节内容是多少？ （2）要转移到 1FF9H 单元取指令，该转移指令第二个字节内容是多少？
32	假设主存容量为 2MB，Cache 容量为 32KB，每个字块为 64 个字，每个字 4B。 （1）Cache 地址有多少位？可容纳多少块？ （2）主存地址有多少位？可容纳多少块？ （3）在直接映射方式下，主存的第几块映射到 Cache 中的第 5 块（设起始字块为第 0 块）？ （4）画出直接映射方式下主存地址字段中各段的位数。
33	一个 DMA 接口采用周期窃取方式把字符传送到存储器，它支持的最大批量为 600 字节。若存取周期为 100ns，每处理一次中断需要 5 μ S，现有字符设备的传输率为 9600bps。假设字符之间的传输是无间隙的，若忽略预处理所需时间，试问采用 DMA 方式每秒因数据传输需占用处理器多少时间？如果完全采用中断方式，又需占用处理器多少时间？
34	在异步串行传输系统中，假设每秒传输 240 个数据帧，其字符格式规定包含 1 个起始位、8 个数据位、1 个校验位和 2 个停止位，试计算波特率和比特率。
35	设机器数字长为 8 位（含 1 位符号位）。若 A= +68，B= -100，A、B 均为十进制数，用补码运算规则计算[A+B]补，并将结果还原成十进制真值进行验证。
36	假设 CPU 执行某段程序时共访问 Cache 命中 4800 次，访问主存 200 次，已知 Cache 的存取周期为 50ns，主存的存取周期为 200ns，求 Cache 的命中率，以及 Cache-主存系统的平均访问时间和效率，该系统的性能提高了多少？

37	<p>设浮点数格式为：阶码 5 位（含 1 位阶符），尾数 11 位（含 1 位数符）。写出+7.375 所对应的机器数。要求如下：</p> <p>(1) 阶码、尾数均为补码。</p> <p>(2) 阶码为移码、尾数为补码。</p>
38	<p>设相对寻址的转移指令占 2 个字节，第一个字节是操作码，第二个字节是相对位移量，用补码表示，CPU 每取出一个字节便自动完成 (PC)+1 的操作。若该转移指令所在单元为 3000H，试回答：</p> <p>(1) 要转移到 3022H 单元取指令，该转移指令第二个字节内容是多少？</p> <p>(2) 要转移到 2FF2H 单元取指令，该转移指令第二个字节内容是多少？</p>
39	<p>在一个 32 位的总线系统中，总线的时钟频率为 66MHz，假设总线最短传送周期为 4 个时钟周期，试计算总线的最大数据传输率。若想提高数据传输率，可采取什么措施？</p>
40	<p>在异步串行传送系统中，字符格式为：1 个起始位、8 个数据位、1 个校验位、2 个停止位。若要求每秒传送 120 个字符，试求传送的波特率和比特率。</p>
41	<p>假设总线的时钟频率为 100MHz，总线的传输周期为 4 个时钟周期，总线宽度为 32 位。试求：总线的数据传输率。若想提高一倍数据传输率，可采取什么措施？</p>
42	<p>在异步串行传输系统中，假设每秒传输 120 个数据帧，其字符格式规定包含 1 个起始位、7 个数据位、1 个校验位和 1 个停止位，试计算波特率。</p>
43	<p>在异步串行传输系统中，字符格式为：1 个起始位、8 个数据位、1 个奇校验位和 1 个停止位，假设波特率为 1200bps，求比特率。</p>
44	<p>什么是存储器的带宽？若存储器的数据总线宽度为 32 位，存取周期为 200ns，则存储器的带宽是多少？</p>
45	<p>一个容量为 16K*32 位的存储器，其地址线和数据线的总和是多少？当选用下列不同规格的存储芯片时，各需要多少片？</p> <p>1K*4 位，2K*8 位，4K*4 位，16K*1 位，4K*8 位，8K*8 位</p>
46	<p>假设 CPU 执行某段程序时共访问 Cache 命中 4800 次，访问主存 200 次，已知 Cache 的存取周期为 30ns，主存的存取周期为 150ns，求 Cache 的命中率，以及 Cache-主存系统的平均访问时间和效率，该系统的性能提高了多少？</p>
47	<p>设主存容量为 1MB，采用直接映射方式的 Cache 容量为 16KB，块长为 4 字，每字 32 位。试问主存地址为 ABCDEH 的存储单元在 Cache 字的什么位置？</p>
48	<p>存取周期 500ns，每个存取周期访问 16 位，求存储器带宽。</p>
49	<p>CPU 有 16 根地址线，8 根数据线，用 /MREQ 作为访存控制信号（低电平有效），/WR 作为读/写控制信号（高电平为读，低电平为写），现有 RAM 芯片：1K*4 位，4K*8 位，8K*8 位，ROM 芯片：2K*8 位，4K*8 位，8K*8 位。及 74138 译码器和各种门电路（非门，与非门，或门）。画出 CPU 与存储器的连接图。</p> <p>(1) 主存地址空间分配： 6000H~67FFH 为系统程序区。 6800H~6BFFH 为用户程序区。</p> <p>(2) 合理运用上述存储芯片，说明各用几片。</p> <p>(3) 详细画出存储芯片的片选逻辑图。</p>
50	<p>假设 CPU 执行某程序时，共访问 Cache 命中 2000 次，访问主存 50 次。已知 Cache 的存取周期为 50ns，主存的存取周期为 200ns。求 Cache-主存系统的命中率，效率和平均访问时</p>

	间。
51	<p>假设主存容量为 512KB, Cache 容量为 4KB, 每个字块 16 个字, 每个字 32 位。</p> <p>(1) Cache 地址有多少位? 可容纳多少块?</p> <p>(2) 主存地址有多少位? 可容纳多少块?</p> <p>(3) 在直接映射方式下, 主存的第几块映射到 Cache 中的第五块(设起始字块为第一块)?</p> <p>(4) 画出直接映射方式下主存地址字段中各段的位数。</p>
52	<p>假设主存容量为 512K*16 位, Cache 容量为 4K*16 位, 每个字块 4 个 16 位字, 访存地址为字地址。按下列情况设计主存的地址格式。</p> <p>(1) 直接映射方式。</p> <p>(2) 全相联映射方式。</p> <p>(3) 二路组相联映射方式。</p> <p>(4) 四路组相联映射方式。(主存容量为 512K*32 位, 其它不变。)</p>
57	<p>假设 Cache 的工作速度是主存的 5 倍, 且 Cache 被访问命中的概率为 95%, 则采用 Cache 后, 存储器性能提高多少?</p>
58	<p>设主机主存容量为 16MB, Cache 容量为 8KB, 每个字块 8 个字, 每个字 32 位。设计一个四路组相联映射方式的 Cache 组织。</p> <p>(1) 画出主存地址字段中各段的位数。</p> <p>(2) 设 Cache 初态为空, CPU 依次从主存第 0, 1, 2, ..., 99 号单元读出 100 个字(一次读出 1 个字), 并重复此次序读 10 次, 试问: 命中率是多少?</p> <p>(3) 若 Cache 的速度是主存的 5 倍, 试问有 Cache 和无 Cache 相比, 速度提高多少倍?</p> <p>(4) 系统的效率是多少?</p>
59	<p>某计算机的 I/O 设备采用异步串行传送方式传送字符信息, 其格式为 1 位起始位、7 位数据位、1 位校验位和 1 位停止位。若要求每秒传送 480 个字符, 那么该设备的的数据传送速率是多少?</p>
60	<p>某系统对输入数据进行取样处理, 每抽取一个输入数据, CPU 就要中断处理一次, 将取样数据存入主存的缓冲区, 一次中断处理需要 P 秒。此外, 缓冲区内每存 N 个数据, 主程序就要将其取出进行处理, 这个处理需要 Q 秒。试问: 该程序可以跟踪到每秒多少次中断请求?</p>
61	<p>一个 DMA 接口可采用周期窃取方式把字符传送到存储器, 它支持的最大批量为 400 字节。若存取周期为 100ns, 每处理一次中断需要 5 μ S, 现有字符设备的传输率为 9600bps。假设字符之间的传输是无间隙的, 若忽略预处理所需时间, 试问采用 DMA 方式每秒因数据传输需占用处理器多少时间? 如果完全采用中断方式, 又需占用处理器多少时间?</p>
62	<p>假设磁盘采用 DMA 方式与主机交换信息, 其传输速率为 2MBps, 而且 DMA 的预处理需要 1000 个时钟周期, 后处理中断需要 500 个时钟周期。如果平均传输的数据长度为 4KB, 试问: 在硬盘工作时, 50MHz 的处理器需用多少时间比率进行 DMA 辅助操作(即预处理和后处理)?</p>
63	<p>设 x 为整数, $[x] = 1, x_1 x_2 x_3 x_4 x_5$, 若要求 $x < -16$, 试问: $x_1 \sim x_5$ 应取何值?</p>
64	<p>设机器数字长 8 位(含 1 位符号为), 写出对应下列各真值的原码、反码和补码。</p> <p>-13/64, 29/128, 100, -87</p>

65	<p>已知$[x]$补, 求$[x]$原和x。</p> <p>$[x]$补=1.1100; $[x]$补=1.1001; $[x]$补=0.1110; $[x]$补=1.0000; $[x]$补=10101; $[x]$补=11100; $[x]$补=00111; $[x]$补=10000。</p>
66	<p>设浮点数格式为: 阶码5位(含1位阶符), 尾数11位(含1位数符)。写出51/128、-27/1024、7.375、-86.5所对应的机器数。要求如下:</p> <p>(1) 阶码、尾数均为原码。 (2) 阶码、尾数均为补码。 (3) 阶码为移码、尾数为补码。</p>
67	<p>设机器数字长8位(含1位符号为), 用补码运算规则计算下列各题。</p> <p>(1) $A=9/64, B=-13/32$, 求$A+B$。 (2) $A=19/32, B=-17/128$, 求$A-B$。 (3) $A=-3/16, B=9/32$, 求$A+B$。 (4) $A=-87, B=53$, 求$A-B$。 (5) $A=115, B=-24$, 求$A+B$。</p>
68	<p>设指令字长为16位, 采用扩展操作码技术, 每个操作数的地址为6位。如果定义了13条二地址指令, 试问还可以安排多少条一地址指令?</p>
69	<p>设相对寻址的转移指令占2个字节, 第一个字节是操作码, 第二个字节是相对位移量, 用补码表示。假设当前转移指令第一个字节所在地址是2000H且CPU每取出一个字节便自动完成$(PC)+1$的操作。试问: 当执行“$JMP * +8$”和“$JMP * -9$”指令时, 转移指令第二个字节的内容各是多少?</p>
70	<p>假设指令字长16位, 操作数的地址码6位, 指令有零地址、一地址、二地址三种格式。</p> <p>(1) 设操作码固定, 若零地址指令有P种, 一地址指令有Q种, 则二地址指令最多有几种? (2) 采用扩展操作码技术, 若二地址指令有X种, 零地址指令有Y种, 则一地址指令最多有几种?</p>
71	<p>设相对寻址的转移指令占3个字节, 第一个字节为操作码, 第二、第三字节为相对位移量(补码表示), 而且数据在存储器中采用以低字节地址为字地址存放方式。每当CPU从存储器取出一个字节时, 即自动完成$(PC)+1$。</p> <p>(1) 若PC当前值为240(十进制), 要求转移到290(十进制), 则转移指令的第二、第三字节的机器代码是什么? (2) 若PC当前值为240(十进制), 要求转移到200(十进制), 则转移指令的第二、第三字节的机器代码是什么?</p>
72	<p>一条双字长直接寻址的子程序调用指令, 其第一个字为操作码和寻址特征, 第二个字为地址码5000H。假设PC当前值为2000H, SP的内容为0100H, 栈顶内容为2746H, 存储器按字节编址, 而且进栈操作是先执行$(SP)-\Delta$, 后存入数据。试回答下列几种情况下, PC、SP及栈顶内容各是多少?</p> <p>(1) CALL指令被读取前。 (2) CALL指令被执行后。 (3) 子程序返回后。</p>

73	<p>某机器字长 16 位，存储器直接寻址空间为 128 字，变址时的位移量为$-64\sim+63$，16 个通用寄存器均可作为变址寄存器。设计一套指令系统格式，满足下列寻址类型的要求。</p> <p>(1) 直接寻址的二地址指令 3 条。 (2) 变址寻址的一地址指令 6 条。 (3) 寄存器寻址的二地址指令 8 条。 (4) 直接寻址的一地址指令 12 条。 (5) 零地址指令 32 条。</p> <p>试问：还有多少种代码未用？以上各种指令均具备的前提下，若安排寄存器寻址的一地址指令，还能容纳多少条？</p>
74	<p>设某机器配有基址寄存器和变址寄存器，采用一地址指令格式的指令系统，允许直接和间接寻址，且指令字长、机器字长和存储字长均为 16 位。</p> <p>(1) 若采用单字长指令，共能完成 105 种操作，则指令可直接寻址的范围是多少？一次间接寻址的寻址范围是多少？画出其指令格式并说明各字段的含义。 (2) 若存储字长不变，可采用什么方法直接访问容量为 16MB 的主存？</p>
75	<p>设机器 A 的 CPU 主频为 8MHz，机器周期含 4 个时钟周期，且该机的平均指令执行速度是 0.4MIPS，试求该机的平均指令周期和机器周期，每个指令周期中含几个机器周期？如果机器 B 的 CPU 主频为 12MHz，且机器周期也含 4 个时钟周期，试问 B 机的平均指令执行速度是多少 MIPS？</p>
76	<p>设某计算机的 CPU 主频为 8MHz，每个机器周期平均含 2 个时钟周期，每条指令的指令周期平均有 2.5 个机器周期。试问：该机的平均指令执行速度是多少 MIPS？若 CPU 主频不变，但每个机器周期平均含 4 个时钟周期，每条指令的指令周期平均有 5 个机器周期。则该机的平均指令执行速度又是多少 MIPS？由此可得出什么结论？</p>
77	<p>假设主存容量为 512KB，Cache 容量为 8KB，每个字块为 16 个字，每个字 4B。</p> <p>(1) Cache 地址有多少位？可容纳多少块？ (2) 主存地址有多少位？可容纳多少块？ (3) 在直接映射方式下，主存的第几块映射到 Cache 中的第二块(设起始字块为第 0 块)？ (4) 画出直接映射方式下主存地址字段中各段的位数。</p>
78	<p>假设主存容量为 1MB，Cache 容量为 16KB，每个字块为 32 个字，每个字 4B。</p> <p>(1) Cache 地址有多少位？可容纳多少块？ (2) 主存地址有多少位？可容纳多少块？ (3) 在直接映射方式下，主存的第几块映射到 Cache 中的第 5 块(设起始字块为第 0 块)？ (4) 画出直接映射方式下主存地址字段中各段的位数。</p>
79	<p>在异步串行传输系统中，假设每秒传输 200 个数据帧，其字符格式规定包含 1 个起始位、8 个数据位、1 个校验位和 2 个停止位，试计算波特率和比特率。</p>
80	<p>在异步串行传输系统中，假设每秒传输 480 个数据帧，其字符格式规定包含 1 个起始位、8 个数据位、1 个校验位和 1 个停止位，试计算波特率和比特率。</p>
81	<p>设机器数字长为 8 位(含 1 位符号位)。若 $A=-25$，$B=+75$，A、B 均为十进制数，用补码运算规则计算 $[A-B]$ 补，并将结果还原成十进制真值进行验证。</p>
82	<p>设机器数字长为 8 位(含 1 位符号位)。若 $A=-68$，$B=-50$，A、B 均为十进制数，用补码运算规则计算 $[A+B]$ 补，并将结果还原成十进制真值进行验证。</p>

83	假设 CPU 执行某程序时，共访问 Cache 命中 4950 次，访问主存 50 次。已知 Cache 的存储周期为 50ns，主存的存储周期为 250ns。求 Cache-主存系统的命中率，效率和平均访问时间。
84	假设 CPU 执行某段程序时共访问 Cache 命中 9800 次，访问主存 200 次，已知 Cache 的存取周期为 50ns，主存的存取周期为 250ns，求 Cache 的命中率，以及 Cache-主存系统的平均访问时间和效率，该系统的性能提高了多少？
85	设浮点数格式为：阶码 5 位（含 1 位阶符），尾数 11 位（含 1 位数符）。写出-100.625 所对应的机器数。要求如下： （1）阶码、尾数均为补码。 （2）阶码为移码、尾数为补码。
86	设浮点数格式为：阶码 5 位（含 1 位阶符），尾数 11 位（含 1 位数符）。写出+57.375 所对应的机器数。要求如下： （1）阶码、尾数均为补码。 （2）阶码为移码、尾数为补码。
87	设相对寻址的转移指令占 2 个字节，第一个字节是操作码，第二个字节是相对位移量，用补码表示，CPU 每取出一个字节便自动完成 (PC) +1 的操作。若该转移指令所在单元为 2000H，试回答： （1）要转移到 2015H 单元取指令，该转移指令第二个字节内容是多少？ （2）要转移到 1FF0H 单元取指令，该转移指令第二个字节内容是多少？
88	设相对寻址的转移指令占 2 个字节，第一个字节是操作码，第二个字节是相对位移量，用补码表示，CPU 每取出一个字节便自动完成 (PC) +1 的操作。若该转移指令所在单元为 3000H，试回答： （1）要转移到 3062H 单元取指令，该转移指令第二个字节内容是多少？ （2）要转移到 2FE2H 单元取指令，该转移指令第二个字节内容是多少？
89	一个 DMA 接口采用周期窃取方式把字符传送到存储器，它支持的最大批量为 400 字节。若存取周期为 100ns，每处理一次中断需要 5 μ S，现有字符设备的传输率为 9600bps。假设字符之间的传输是无间隙的，若忽略预处理所需时间，试问采用 DMA 方式传送一个 2500 字节的文件需要多少时间？
90	一个 DMA 接口采用周期窃取方式把字符传送到存储器，它支持的最大批量为 600 字节。若存取周期为 100ns，每处理一次中断需要 5 μ S，现有字符设备的传输率为 9600bps。假设字符之间的传输是无间隙的，若忽略预处理所需时间，试问采用 DMA 方式传送一个 3000 字节的文件需要多少时间？
91	设总线的时钟频率为 200MHZ，总线的传输周期为 4 个时钟周期，总线的宽度为 32 位，试求： （1）总线的时钟周期是多少 μ s？ （2）总线的传输周期是多少 μ s？ （3）总线的宽度是多少个字节？ （4）总线的数据传输率是多少字节/秒？

92	<p>假设主存容量为 512KB, Cache 容量为 2KB, 均按字节编址, 块长为 64 个字节。求以下三种地址映射方式下各个字段的位数。</p> <table border="1" data-bbox="406 264 1093 297"> <tr> <td>主存字块标记</td> <td>Cache字块地址</td> <td>字块内地址</td> </tr> </table> <p>(a) 直接映射方式主存地址格式</p> <table border="1" data-bbox="406 365 1093 398"> <tr> <td>主存字块标记</td> <td>字块内地址</td> </tr> </table> <p>(b) 全相联映射方式主存地址格式</p> <table border="1" data-bbox="406 465 1093 499"> <tr> <td>主存字块标记</td> <td>组地址</td> <td>字块内地址</td> </tr> </table> <p>(c) 二路组相联映射方式主存地址格式</p>	主存字块标记	Cache字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
93	<p>设机器数字长为 8 位 (含 1 位符号位), 若 $A=+83$, $B=+45$, 用补码运算规则计算 $[A-B]$ 补, 并判断有无溢出。</p>								
94	<p>写出十进制数 $+13.75$ 在 IEEE754 短实数 (符号 1 位、阶码 8 位、尾数 23 位) 标准下的机器数, 并将该机器数转换成十六进制形式。</p>								
95	<p>假设总线的时钟频率为 250MHZ, 总线的传输周期为 5 个时钟周期, 总线的宽度为 32 位, 试求:</p> <ol style="list-style-type: none"> (1) 总线的时钟周期是多少 μs? (2) 总线的传输周期是多少 μs? (3) 总线的宽度是多少个字节? (4) 总线的数据传输率是多少字节/秒? 								
96	<p>假设主存容量为 256KB, Cache 容量为 4KB, 均按字节编址, 块长为 32 个字节。求以下三种地址映射方式下各字段的位数。</p> <table border="1" data-bbox="406 1037 1093 1070"> <tr> <td>主存字块标记</td> <td>Cache字块地址</td> <td>字块内地址</td> </tr> </table> <p>(a) 直接映射方式主存地址格式</p> <table border="1" data-bbox="406 1137 1093 1171"> <tr> <td>主存字块标记</td> <td>字块内地址</td> </tr> </table> <p>(b) 全相联映射方式主存地址格式</p> <table border="1" data-bbox="406 1238 1093 1272"> <tr> <td>主存字块标记</td> <td>组地址</td> <td>字块内地址</td> </tr> </table> <p>(c) 二路组相联映射方式主存地址格式</p>	主存字块标记	Cache字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
97	<p>假设机器数字长为 8 位 (含 1 位符号位), 若 $A=+59$, $B=-121$, 用补码运算规则计算 $[A+B]$ 补, 并判断有无溢出。</p>								
98	<p>写出十进制数 -93.5 在 IEEE754 短实数 (符号 1 位、阶码 8 位、尾数 23 位) 标准下的机器数, 并将该机器数转换成十六进制形式。</p>								
99	<p>设总线的时钟频率为 100MHZ, 总线的传输周期为 5 个时钟周期, 总线的宽度为 16 位, 试求:</p> <ol style="list-style-type: none"> (1) 总线的时钟周期是多少 μs? (2) 总线的传输周期是多少 μs? (3) 总线的宽度是多少个字节? (4) 总线的数据传输率是多少字节/秒? 								

100	<p>假设主存容量为 128KB，Cache 容量为 2KB，均按字节编址，块长为 64 个字节。求以下三种地址映射方式下各个字段的位数。</p> <table border="1" data-bbox="406 268 1093 302"> <tr> <td>主存字块标记</td> <td>Cache字块地址</td> <td>字块内地址</td> </tr> </table> <p>(a) 直接映射方式主存地址格式</p> <table border="1" data-bbox="406 369 1093 403"> <tr> <td>主存字块标记</td> <td>字块内地址</td> </tr> </table> <p>(b) 全相联映射方式主存地址格式</p> <table border="1" data-bbox="406 470 1093 504"> <tr> <td>主存字块标记</td> <td>组地址</td> <td>字块内地址</td> </tr> </table> <p>(c) 二路组相联映射方式主存地址格式</p>	主存字块标记	Cache字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
101	<p>设机器数字长为 8 位（含 1 位符号位），若 $A=48$，$B=45$，用补码运算规则计算 $[A+B]$ 补，并判断有无溢出。</p>								
102	<p>设浮点数格式为：阶码 5 位（含 1 位阶符），尾数 11 位（含 1 位数符）。写出 $51/128$ 阶码、尾数均为补码所对应的机器数。</p>								
103	<p>设浮点数格式为：阶码 5 位（含 1 位阶符），尾数 11 位（含 1 位数符）。写出 7.375 阶码、尾数均为补码所对应的机器数</p>								
104	<p>假设总线的时钟频率为 200MHZ，总线的传输周期为 5 个时钟周期，总线的宽度为 16 位，试求：</p> <ol style="list-style-type: none"> (1) 总线的时钟周期是多少 μs？ (2) 总线的传输周期是多少 μs？ (3) 总线的宽度是多少个字节？ (4) 总线的数据传输率是多少字节/秒？ 								
105	<p>假设主存容量为 128KB，Cache 容量为 4KB，均按字节编址，块长为 32 个字节。求以下三种地址映射方式下各字段的位数。</p> <table border="1" data-bbox="399 1153 1085 1187"> <tr> <td>主存字块标记</td> <td>Cache字块地址</td> <td>字块内地址</td> </tr> </table> <p>(a) 直接映射方式主存地址格式</p> <table border="1" data-bbox="399 1254 1085 1288"> <tr> <td>主存字块标记</td> <td>字块内地址</td> </tr> </table> <p>(b) 全相联映射方式主存地址格式</p> <table border="1" data-bbox="399 1355 1085 1388"> <tr> <td>主存字块标记</td> <td>组地址</td> <td>字块内地址</td> </tr> </table> <p>(c) 二路组相联映射方式主存地址格式</p>	主存字块标记	Cache字块地址	字块内地址	主存字块标记	字块内地址	主存字块标记	组地址	字块内地址
主存字块标记	Cache字块地址	字块内地址							
主存字块标记	字块内地址								
主存字块标记	组地址	字块内地址							
106	<p>假设机器数字长为 8 位（含 1 位符号位），若 $A=+59$，$B=-21$，用补码运算规则计算 $[A+B]$ 补，并判断有无溢出。</p>								
107	<p>假设主存容量为 4MB，Cache 容量为 64KB，每个字块为 32 个字，每个字 4B。（1）Cache 地址有多少位？可容纳多少块？（2）主存地址有多少位？可容纳多少块？（3）在直接映射方式下，主存的第几块映射到 Cache 中的第 3 块（设起始字块为第 0 块）？</p>								
108	<p>一个 DMA 接口采用周期窃取方式把字符传送到存储器，它支持的最大批量为 600 字节。若存取周期为 120ns，每处理一次中断需要 $6\mu s$，现有字符设备的传输率为 115200bps。假设字符之间的传输是无间隙的，若忽略预处理所需时间，试问采用 DMA 方式每秒因数据传输需占用处理器多少时间？如果完全采用中断方式，又需占用处理器多少时间？</p>								
109	<p>设机器数字长为 8 位（含 1 位符号位）。若 $A=-109$，$B=+72$，A、B 均为十进制数，用补码运算规则计算 $[A+B]$ 补，并将结果还原成十进制真值进行验证。</p>								

110	假设 CPU 执行某程序时，共访问 Cache 命中 4920 次，访问主存 80 次。已知 Cache 的存储周期为 100ns，主存的存储周期为 400ns。求 Cache-主存系统的命中率和平均访问时间。
111	在异步串行传输系统中，假设每秒传输 500 个数据帧，其字符格式规定包含 1 个起始位、5 个数据位、0 个校验位和 2 个停止位，试计算波特率和比特率。
112	设浮点数格式为：阶码 5 位（含 1 位阶符），尾数 11 位（含 1 位数符）。写出 -49.25 所对应的机器数。要求阶码为原码、尾数为补码。
113	某计算机主存容量为 $4M \times 16$ 位，且存储字长等于指令字长，若该机指令系统可完成 120 种操作，操作码位数固定，且具有直接、间接、立即、相对等七种寻址方式。请回答以下问题：（1）画出一地址指令格式，并写出个字段的位数；（2）求该指令直接寻址的最大范围。
114	假设主存容量为 8MB，Cache 容量为 128KB，每个字块为 64 个字，每个字 4B。（1）Cache 地址有多少位？可容纳多少块？（2）主存地址有多少位？可容纳多少块？（3）在直接映射方式下，主存的第几块映射到 Cache 中的第 4 块（设起始字块为第 0 块）？
115	一个 DMA 接口采用周期窃取方式把字符传送到存储器，它支持的最大批量为 800 字节。若存取周期为 80ns，每处理一次中断需要 $4\mu s$ ，现有字符设备的传输率为 115200bps。假设字符之间的传输是无间隙的，若忽略预处理所需时间，试问采用 DMA 方式每秒因数据传输需占用处理器多少时间？如果完全采用中断方式，又需占用处理器多少时间？
116	设机器数字长为 8 位（含 1 位符号位）。若 $A = +68$ ， $B = -53$ ，A、B 均为十进制数，用补码运算规则计算 $[A-B]_{补}$ ，并将结果还原成十进制真值进行验证。
117	假设 CPU 执行某段程序时共访问 Cache 命中 4700 次，访问主存 300 次，已知 Cache 的存取周期为 50ns，主存的存取周期为 150ns，求 Cache-主存系统的命中率和平均访问时间。
118	在异步串行传输系统中，假设每秒传输 400 个数据帧，其字符格式规定包含 1 个起始位、6 个数据位、1 个校验位和 2 个停止位，试计算波特率和比特率。
119	设浮点数格式为：阶码 5 位（含 1 位阶符），尾数 11 位（含 1 位数符）。写出 +14.125 所对应的机器数。要求阶码为原码、尾数为补码。
120	某计算机主存容量为 $2M \times 16$ 位，且存储字长等于指令字长，若该机指令系统可完成 200 种操作，操作码位数固定，且具有直接、间接、立即、相对四种寻址方式。请回答以下问题：（1）画出一地址指令格式，并写出个字段的位数；（2）求该指令直接寻址的最大范围。